

DIALOG(R)File 347:JAPIO

(c) 2005 JPO & JAPIO. All rts. reserv.

01129077 **Image available**

LIQUID CRYSTAL TELEVISION

PUB. NO.: 58-066477 [JP 58066477 A]

PUBLISHED: April 20, 1983 (19830420)

INVENTOR(s): ECHIGO NAOYUKI

APPLICANT(s): SEIKO INSTR & ELECTRONICS LTD [000232] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.: 56-165294 [JP 81165294]

FILED: October 16, 1981 (19811016)

INTL CLASS: [3] H04N-005/66; G09G-003/36

JAPIO CLASS: 44.6 (COMMUNICATION -- Television); 44.9 (COMMUNICATION -- Other)

JAPIO KEYWORD:R011 (LIQUID CRYSTALS)

JOURNAL: Section: E, Section No. 186, Vol. 07, No. 158, Pg. 75, July 12, 1983 (19830712)

ABSTRACT

PURPOSE: To obtain an optional and temporary static picture with a liquid crystal TV which has a switching transistor and a capacitor for each picture element, by using an external control switch and a static gate circuit.

CONSTITUTION: A liquid crystal panel part includes electrodes X(X₁-X_n) and electrodes Y(Y₁-Y_m). The output of an X driver circuit 17 is not applied to the electrodes X of the part 16 but fed to a static gate circuit 18. The circuit has AND gates 19a and 19b equivalent to the number of electrodes X. The input of one side of each gate is connected to the output of the circuit 17, and the input of the other side is connected to an end of a resistance 20. The gates 19a and 19b are not active when an external control switch 21 is turned on, the liquid crystal panel is kept at the preceding state, that is, a static picture is obtained.

?

⑨ 日本国特許庁 (JP) ⑩ 特許出願公開
⑪ 公開特許公報 (A) 昭58—66477

⑫ Int. Cl.³
H 04 N 5/66
G 09 G 3/36

識別記号 102
府内整理番号 7735—5C
7250—5C

⑬ 公開 昭和58年(1983)4月20日
発明の数 1
審査請求 未請求

(全 4 頁)

⑭ 液晶テレビ

⑮ 特 願 昭56—165294
⑯ 出 願 昭56(1981)10月16日
⑰ 発明者 越後直行
東京都江東区亀戸6丁目31番1

号 株式会社第二精工舎内
⑮ 出願人 株式会社第二精工舎
東京都江東区亀戸6丁目31番1
号
⑯ 代理人 弁理士 最上務

明細書

1. 発明の名称 液晶テレビ

2. 特許請求の範囲

各絵素にスイッチングトランジスタおよびキヤバシタを有する液晶テレビにおいて、映像を一時的に静止するための外部操作スイッチを設け、各絵素のスイッチングトランジスタのゲートに接続されたエ電極にゲート信号を出力するエドライバ回路の出力を一時的に停止するための該外部操作スイッチを入力とする静止ゲート回路を設けたことを特徴とする液晶テレビ。

3. 発明の詳細な説明

本発明は、各絵素にスイッチングトランジスタとキヤバシタを有する液晶テレビに関する。

従来、液晶テレビに限らず、一般的のテレビ受像機は、放送局より送られる映像信号をそのまま映像するもので、ビデオテープレコーダなどの機器

を用いない限り、あるフレームの映像を一時的に静止することはできなかつた。

本発明は、従来できなかつた一定期間の静止画を可能とした液晶テレビを提供し、スポーツの決定的瞬間や、株式市況の数字や応募先住所など、若干の時間だけでも静止画として見たいという潜在的要望を満足する液晶テレビを提供することを目的とする。

以下、本発明を実施例の図面とともに詳細に説明する。

第1図は、本発明の液晶テレビに用いられる液晶パネル部の一実施例での絵素を示す回路図である。1はスイッチングトランジスタであり、ここではMOSトランジスタとして説明する。スイッチングトランジスタのゲートは、X1で示されるエ電極に接続され、ソースはY電極に接続される。アースは基板電位であり、基板とスイッチングトランジスタ1のドレインとの間にキヤバシタ2が接続され、またドレインは液晶駆動電極3に接続される。4は共通電極で、この共通電極4と液晶

駆動電極 3 との間は液晶層 5 で満たされている。液晶層 5 は、例えば駆動散乱形液晶やゲストホスト形液晶など公知のものが使用できる。ここで X 電極に映像信号の電圧が印加され、Y 電極にゲート信号が加わってゲートが開くと、Y 電極の電圧がキャパシタ 2 に充電され、ドレイン電圧と共に電極 4 との電位差に応じて液晶層 5 の光透過率が変化し、明暗の状態が生まれ、ゲートが閉じている間はキャパシタ 2 の電圧はリーク電流として放電してゆくが、リーク電流は極めて少ないので、十分な容量があれば、ゲートを閉じたままにしておくことによつて、暫くの間保持しておくことが可能となる。液晶パネルとして構成するには、上記の絵素をマトリクス状に配置すれば良く、横 1 行は同一の X 電極に接続され、縦 1 列は同一の Y 電極に接続され、共通電極は全ての絵素に共通で良い。このように各絵素にスイッチングトランジスタとキャパシタとを有しているものであれば、公知の液晶パネルを用いることができる。

第 2 図は、従来の液晶テレビの受像回路のブロ

ツク図である。アンテナ 6 により受信されたテレビ信号は、チューナ 7、映像中間周波数増幅器 8、映像検波増幅器 9 を通つて映像信号に復元される。10 は音声検波増幅器で、スピーカ 11 から音声を発する。一方、映像信号は、制御信号発生回路 12 に入力される。この制御信号発生回路 12 は、映像信号を增幅してエドライバ回路 13 に送るとともに、垂直同期信号と水平同期信号とを分離し、水平同期信号をクロックとし、また垂直同期信号をリセット信号とするシフトレジスタから成るエドライバ回路 14 へ信号を送る。また制御信号発生回路 12 は、水晶発振器や、水平同期信号と位相比較して発振するボルテージコントロールオシレータなどの発振源を有し、その発振信号をクロックとし、水平同期信号をリセット信号とするシフトレジスタを含むエドライバ回路 13 へ入力される。エドライバ回路 13 は、前記のようにシフトレジスタを有し、映像信号をサンプルホールドする回路、あるいはトランスマッショングートを有し、映像信号を液晶パネル部 15 の各絵素のス

イツチングトランジスタのソースに供給する。またエドライバ回路 14 の出力は、液晶パネル部 15 の各絵素のスイッチングトランジスタのゲートが接続された X 電極にゲート信号として供給される。液晶パネル部 15 は、第 1 図で示した絵素をマトリクス状に配置されたものである。

第 3 図は、本発明の一実施例の液晶テレビの一部の構成を示す回路ブロック図である。記載されてない部分は、第 2 図に示した従来の液晶テレビと全く同様に構成されて良い。16 は液晶パネル部であり、第 2 図で示した液晶パネルと全く同様のものであり、X 電極が X₁ から X_n まであり、Y 電極が Y₁ から Y_m まである。240 × 240 の絵素から成れば、n も m も 240 である。エドライバ回路 17 も、第 2 図で示したエドライバ回路と全く同様であるが、出力は直接液晶パネル部 16 の X 電極には印加されず、破線ブロックで示した静止ゲート回路 18 に入力される。静止ゲート回路 18 は、エドライバ回路 17 の出力数、すなわち液晶パネル部 16 の X 電極本数分のアンド

ゲート 19a, 19b (図では 2 本分のみ示してある。) があり、それぞれ一方の入力はエドライバ回路 17 の出力、他方の入力は全て抵抗 20 の一端に接続されている。抵抗 20 の他端は、電源の +側、つまり V_{DD} に接続されている。21 は外部操作スイッチであり、一方は電源の一側、つまり V_{DD} に接続され、他方は抵抗 20 に接続されている。外部操作スイッチ 21 が OFF のとき、つまり開放のときは、抵抗 20 に接続されたアンドゲート 19a, 19b の入力はアクティブとなるので、エドライバ回路 17 の出力はそのまま液晶パネル部 16 の X 電極に加えられて、通常の画像が得られるが、外部操作スイッチ 21 を ON させると、アンドゲート 19a, 19b はアクティブと成らずに、液晶パネル 16 は前の状態のまま、つまり静止画となる。第 1 図で示したように、各絵素のキャパシタに以前の映像信号に相当する電荷がリークするまで保持されることになる。第 3 図におけるアンドゲート 19a, 19b はアンドゲートとして示したが、アクティブ状態をハイレ

ベルとして説明したものであつて、アンドゲートに限るものでなく、また抵抗20も抵抗に限らず、MOSトランジスタなどで構成しても良い。

第4図は、本発明の一実施例の液晶テレビの一部の構成を示すブロック図である。液晶パネル部22、エドライバ回路23、制御信号発生回路24は、第2図に示したものと全く同様のものである。25は外部操作スイッチであり、一方はVDDに、他方は静止ゲート回路26に入力されている。第3図に示した構成の場合は、エドライバ回路の出力を入力とするものであつたが、第4図では制御信号発生回路24の垂直同期信号から得られるリセット信号を静止ゲート回路26の入力としている。27および28はノアゲートであり、フリップフロップの構成とし、ノアゲート27は外部操作スイッチ25が接続されるとともに抵抗29が接続され、抵抗29の他端はVDDに接続されている。また、ノアゲート28は、前記の制御信号発生回路24のリセット信号が入力されている。ノアゲート27の出力は、インバータ30を

経てオアゲート31に入力され、ノアゲート28の出力もこのオアゲート31に入力される。オアゲート31の出力は、エドライバ回路23のリセット信号として入力される。この回路の場合、外部操作スイッチ25がOFFすると、ノアゲート27の出力はロー、インバータ30の出力はハイとなるので、オアゲート31の出力はハイとなり、エドライバ回路23はリセット状態になるので、液晶パネル部22の共通電極にはスイッチングトランジスタをOFFさせる信号が来ないので、第3図の場合と同様、以前の状態を保持するので、静止画となる。次に、外部操作スイッチ25をOFFにすると、制御信号発生回路24から来る次のリセット信号でノアゲート27、28から成るフリップフロップは反転し、リセット信号がローとなるとオアゲート31がローとなり、エドライバ回路23は計数し始めるので、通常状態に戻る。

第3図に示した実施例の場合は、画像のフレーム周期に無関係に、外部操作スイッチを押している間だけ静止画となり、第4図で示した実施例の

場合には、外部操作スイッチを押すと同時に静止画となり、放した後次のフレームから通常状態に戻る。その他に、図には示さないが、エドライバ回路に入力する制御信号発生回路のクロック信号を止めるなどで、静止ゲート回路を構成しても良く、またフリップフロップを設けて、外部操作スイッチを一度押すと静止画、二度目で通常状態となるようにも構成できる。この様に、静止ゲート回路の構成は例に示した回路に限定するものではなく、外部操作スイッチにより運動する静止ゲート回路を設けて、エドライバ回路の出力を一時的に停止することによつて静止画が得られるものである。

以上述べてきたように、本発明によれば、従来の各絵案にスイッチングトランジスタとキャバシタとを有する液晶テレビに、外部操作スイッチと静止ゲート回路とを設けることによつて、従来全くなかつた任意の一時的な静止画像を可能とし、潜在的要望を満足する液晶テレビを提供し得、その効果は極めて大きいとともに、液晶テレビの進

展に寄与するところ極めて大である。

4 図面の簡単な説明

第1図は、本発明の液晶テレビに用いられる液晶パネル部の一実施例での絵案を示す回路図、第2図は、従来の液晶テレビの受像回路のブロック図、第3図および第4図は、本発明の一実施例の液晶テレビの一部の構成を示す回路ブロック図である。

- | | |
|----------------------|------------|
| 1 ……スイッチングトランジスタ | |
| 2 ……キャバシタ | 3 ……液晶駆動電極 |
| 4 ……共通電極 | 5 ……液晶層 |
| 6 ……アンテナ | 7 ……チューナ |
| 8 ……映像中間周波数増幅器 | |
| 9 ……映像検波増幅器 | |
| 10 ……音声検波増幅器 | |
| 11 ……スピーカ | |
| 12, 24 ……制御信号発生回路 | |
| 13 ……エドライバ回路 | |
| 14, 17, 23 ……エドライバ回路 | |

15, 16, 22 …… 液晶パネル部

18 …… 静止ゲート回路

19a, 19b …… アンドゲート

20, 29 …… 抵抗

21, 25 …… 外部操作スイッチ

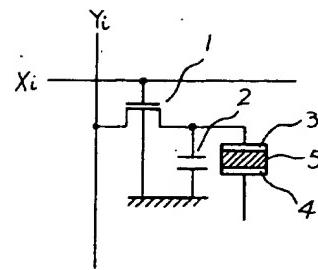
26 …… 静止ゲート回路

27, 28 …… ノアゲート

30 …… インバータ

31 …… オアゲート。

第1図

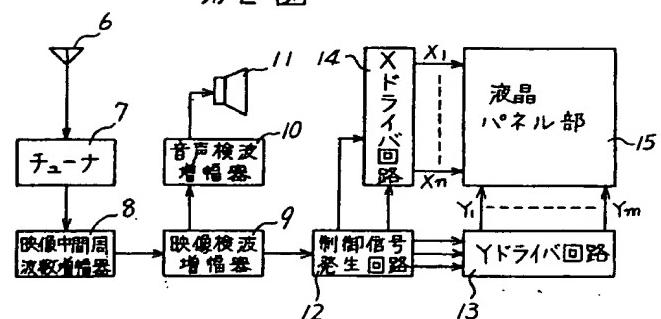


以 上

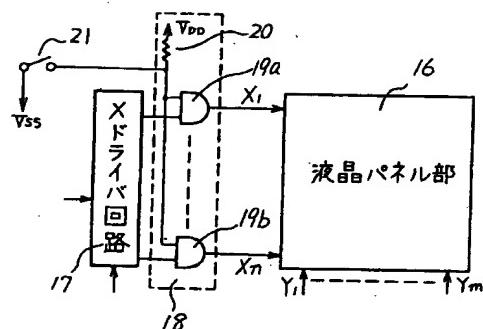
出願人 株式会社 第二精工舎

代理人 弁理士 最上 権

第2図



第3図



第4図

